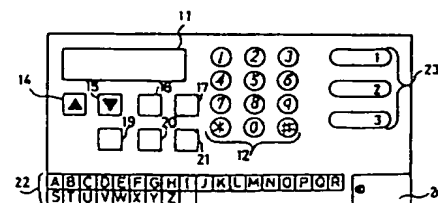


(54) FACSIMILE EQUIPMENT

(11) 4-373257 (A) (43) 25.12.1992 (19) JP
 (21) Appl. No. 3-177213 (22) 21.6.1991
 (71) CANON INC (72) HIROSHI SHINODA(1)
 (51) Int. Cl.⁵ H04N1/32

PURPOSE: To relieve the job in one easy step dialing by transferring the set content of one easy step dial already registered as the content of other one easy step dial not registered yet.

CONSTITUTION: When a registered flag in an address Y is not registered, the content of a management area address X of one easy step dials 2.23 is transferred to a management area address Y of one easy step dial 1. Then a message of "finished" is displayed on an LCD 11. Thus, the one-touch 1 is registered by the same content as that of the one operation 2. When scroll keys 14, 15 are depressed in this state, the same display state is attained and the mode is set to a mode in which the one operation 2 is copied to other one easy step dial. When a stop key 21 is depressed in this display state, the same display state is restored. When the set key is depressed in this state, the content of the easy operations 1.23 is revised. Thus, the content registered to one easy step dial is transferred to other one easy step dial.



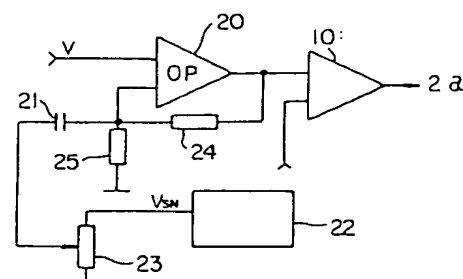
16: set, 19: registration, 20: start

(54) BINARIZING CIRCUIT

(11) 4-373258 (A) (43) 25.12.1992 (19) JP
 (21) Appl. No. 3-150672 (22) 21.6.1991
 (71) SHINKO ELECTRIC CO LTD (72) SHINZO SHIMOMURA
 (51) Int. Cl.⁵ H04N1/40, H03M1/08, H03M1/12

PURPOSE: To improve the accuracy by expanding a noise superimposing part of a comparator input from a hysteresis area so as to generate a same binary output at all times even when noise is superimposed onto an input signal or the like and an input signal level is contained in the hysteresis area.

CONSTITUTION: Since a noise pulse V_{SN} is injected to a feedback input of an operational amplifier 20, a waveform of a signal outputted from the operational amplifier 20 is a waveform in which a noise pulse V_{SN} is superimposed onto a video signal. Thus, even when a level of the input signal of a comparator 10 stays in a period of mark * less than a range of a hysteresis and stays in a period of mark ** increased in the range of hysteresis, since the superimposed noise pulse V_{SN} exceeds the area of the hysteresis, the result of discrimination is both "1". Thus, the waveform is a waveform resident in the range of the hysteresis from a high signal level for both the periods. Then the video signal whose signal level stays in the hysteresis range is converted into a digital value "1" to prevent change in colors after and before the printed character.



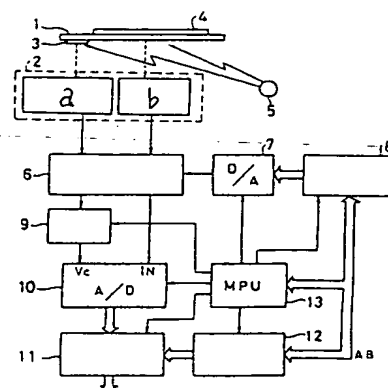
22: noise pulse generating circuit, V: video signal, a: binary output, b: compare voltage

(54) PICTURE READER

(11) 4-373259 (A) (43) 25.12.1992 (19) JP
 (21) Appl. No. 3-175739 (22) 21.6.1991
 (71) FUJI XEROX CO LTD (72) MITSUYUKI TAMAYA(2)
 (51) Int. Cl.⁵ H04N1/40

PURPOSE: To obtain a read data in which picture quality is constant regardless of the quantity fluctuation of light of a light source without provision of an automatic adjustment means to keep the quantity of light of the light source constant.

CONSTITUTION: An image sensor 2 receives a reflecting light from an original 4 and part of read elements receive a reflecting light from a reference white level plate 3 and outputs an electric signal in response to the received quantity of light. A subtractor circuit 6 subtracts an output of the image sensor 6 when a lighting lamp 5 goes off from an output signal of the image sensor 2. Thus, the relative relation between the output signal of the image sensor 2 with respect to the reference white level plate 3 subjected to subtraction processing at the output side of the subtractor circuit 6 and the other part of the output signal of the subtractor circuit 6 is constant regardless of the quantity fluctuation of light of the lighting lamp 5 and the digital value as a final output is constant regardless of the quantity fluctuation of light.



8: dark data memory, 9: hold circuit, 11: correction circuit, 12: blight data memory, a: reference white plate read bit, b: picture read bit

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-373258

(43)Date of publication of application : 25.12.1992

(51)Int.Cl. H04N 1/40
H03M 1/08
H03M 1/12

(21)Application number : 03-150672

(71)Applicant : SHINKO ELECTRIC CO LTD

(22)Date of filing : 21.06.1991

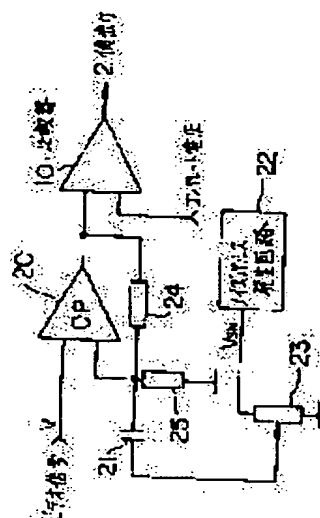
(72)Inventor : SHIMOMURA SHINZO

(54) BINARIZING CIRCUIT

(57)Abstract:

PURPOSE: To improve the accuracy by expanding a noise superimposing part of a comparator input from a hysteresis area so as to generate a same binary output at all times even when noise is superimposed onto an input signal or the like and an input signal level is contained in the hysteresis area.

CONSTITUTION: Since a noise pulse VSN is injected to a feedback input of an operational amplifier 20, a waveform of a signal outputted from the operational amplifier 20 is a waveform in which a noise pulse VSN is superimposed onto a video signal. Thus, even when a level of the input signal of a comparator 10 stays in a period of mark * less than a range of a hysteresis and stays in a period of mark ** increased in the range of hysteresis, since the superimposed noise pulse VSN exceeds the area of the hysteresis, the result of discrimination is both '1'. Thus, the waveform is a waveform resident in the range of the hysteresis from a high signal level for both the periods. Then the video signal whose signal level stays in the hysteresis range is converted into a digital value '1' to prevent change in colors after and before the printed character.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-373258

(43) 公開日 平成4年(1992)12月25日

(51) Int.Cl. ⁴	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N 1/40	1 0 3 A	8943-5C		
H 0 3 M 1/08		A 9065-5J		
1/12		A 9065-5J		

審査請求 未請求 請求項の数 2 (全 4 頁)

(21) 出願番号 特願平3-150672

(22) 出願日 平成3年(1991)6月21日

(71) 出願人 000002059

神鋼電機株式会社

東京都中央区日本橋3丁目12番2号

(72) 発明者 下村 新蔵

三重県伊勢市竹ヶ鼻町100番地 神鋼電機

株式会社伊勢製作所内

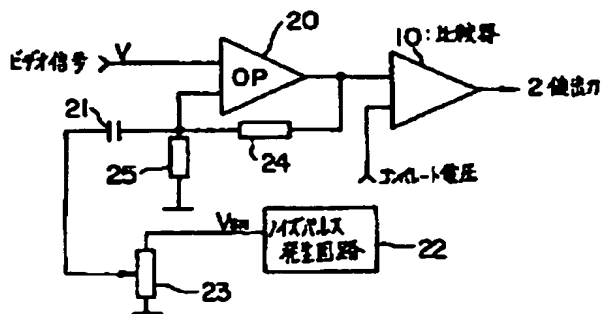
(74) 代理人 弁理士 小林 博

(54) 【発明の名称】 2値化回路

(57) 【要約】

【目的】 比較器を用いる2値化回路において、比較器がヒステリシスを有していても、全レベル範囲に亘って、同じレベルの入力に対しては常に同じ2値化出力を発生する精度の高いビデオ信号2値化回路を提供することを目的とする。

【構成】 アナログ信号を入力しその信号レベルと比較電圧のレベルとの大小を判別して2値化出力を発生する2値化回路において、上記アナログ信号もしくは上記比較電圧に誤判別防止用のパルス状ノイズを重畳することを特徴とする。



【特許請求の範囲】

【請求項1】 アナログ信号を入力しその信号レベルと比較電圧のレベルとの大小を判別して2値出力を発生する2値化回路において、上記アナログ信号もしくは上記比較電圧に誤判別防止用のパルス状ノイズを重畳することを特徴とする2値化回路。

【請求項2】 アナログ信号をサンプリング入力する場合において、誤判定別止用のノイズは、サンプリング期間に重畳することを特徴とする請求項1記載の2値化回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、ビデオ信号等のアナログ信号をデジタル信号に変換する2値化回路に関する。

【0002】

【従来の技術】ビデオターミナルから出力されるビデオ信号を横取りして、画像を用紙上にプリントアウトするビデオハードコピープリンタにおいては、ビデオ信号をフレーム分ずつデジタル信号に変換し、デジタルデータとして、一旦、バッファメモリに格納したのち、サーマルプリンタ等で用紙上に印刷する。

【0003】ビデオ信号をデジタル信号に変換する回路としては、A/Dコンバータがあるが、高速で、変換精度の高いA/Dコンバータは相当に高価であるので、安価に入手することができる比較器を用いる場合も多い。

【0004】比較器を用いる場合は、図3に示すように、比較器10が、入力されたビデオ信号Vをコンパレート電圧 V_s と比較して、 $V > V_s$ である間はレベル「1」の信号を発生し、 $V < V_s$ である間はレベル「0」の信号を発生する。多層階調のデジタルデータを得たい場合には、このコンパレート電圧 V_s を何回かに分けて変化させて複数のデータを得るようにする。

【0005】

【発明が解決しようとする課題】ところで、比較器は、通常、コンパレート電圧 V_s 近傍の信号レベルを持つ信号が入力されても自己発振しないように図4に傾斜を示すヒステリシスを持たせてある。

【0006】このため、コンパレート電圧 V_s がこのヒステリシスの範囲内の図示レベルに設定されているとした場合、比較器10から出力される2値信号は「001110000」というならびになり、図に*印で示す場所(アドレス)と**印で示す場所(アドレス)の比較器10による判別結果は、同じ電圧レベルを持つのに、「1」と「0」に別れてしまい、判別が不安定になる。

【0007】これは、波高が高い電圧から下降して上記ヒステリシスの範囲に収まる場合と、反対に、低い電圧から上昇してヒステリシスの範囲に収まる場合とで、判別が別れるためである。

【0008】このため、ビデオハードコピープリンタで印刷する画像が、一様な背景色の所に文字等を印刷する

画像である場合、印字された文字の後先の色が微妙に異なってしまう、画像の再現性が低下するという問題が発生する。

【0009】本発明はこの問題を解消するためになされたもので、比較器を用いる2値化回路において、比較器がヒステリシスを有していても、全レベル範囲に亘って、同じレベルの入力に対しては常に同じ2値化出力を発生する精度の高いビデオ信号2値化回路を提供することを目的とする。

10 【0010】

【課題を解決するための手段】本発明は上記目的を達成するため、アナログ信号を入力しその信号レベルと比較電圧のレベルとの大小を判別して2値出力を発生する2値化回路において、上記アナログ信号もしくは上記比較電圧に誤判別防止用のノイズを重畳する構成とした。

【0011】請求項2では、アナログ信号をサンプリング入力する場合において、誤判定別止用のノイズは、サンプリング期間に重畳する構成とした。

【0012】

20 【作用】本発明では、入力信号もしくは比較電圧に、ノイズが重畳されるので、入力信号レベルがヒステリシス領域に収まる場合にも、比較器入力の上記ノイズ重畳部分をヒステリシス領域からはみ出させることができ、比較器は、ヒステリシスを有していても、同じレベルの入力に対してはレベルの如何にかかわらず常に同じ2値化出力を発生する。

【0013】

【実施例】以下、本発明の1実施例を図面を参照して説明する。

30 【0014】図1において、20は非反転型の演算増幅器であって、そのフィードバック入力に、コンデンサ21を介して誤判別防止用のノイズパルス V_{is} が加えられ、その出力が比較器10に入力される。22はノイズパルス発生回路であって、図2に示すノイズパルス V_{is} を発生する。このノイズパルス V_{is} はレベル調整器(可変抵抗)23であって、ビデオ信号Vのレベルが比較器10のヒステリシス領域に収まる場合に、ノイズパルス V_{is} 重畳部分がヒステリシス領域からはみ出すように、ノイズパルス V_{is} の波高を調整する。24、25は抵抗である。

40 【0015】ビデオハードコピープリンタでは、前記したように、比較器10で2値化したデジタルデータをバッファメモリに、一旦、格納してから印刷するので、格納するための、図2に記す如きサンプリングタイミング信号Sを発生させ、例えば図2の「L」の期間で上記デジタルデータを上記バッファメモリに格納させるようにしている。

50 【0016】本実施例では、このデータ格納タイミングを避け、サンプリングタイミング信号Sが「H」である期間に、上記ノイズパルス V_{is} を発生させている。

3

【0017】本実施例では、演算増幅器20のフィードバック入力に、ノイズパルス V_{SN} が注入されるので、演算増幅器20が出力する信号の波形は、図2の(A)に示すように、ビデオ信号 V にノイズパルス V_{SN} が乗せられた波形となる。

【0018】従って、比較器10の入力信号のレベルがヒステリシスの範囲内へ下降した前記*印で示す期間も、ヒステリシスの範囲内へ上昇した前記**印で示す期間も、本実施例では、重畳されたノイズパルス V_{SN} が上記ヒステリシスの領域を超えているために、判別結果は共に「1」となる。これは、*印で示す期間も、**印で示す期間も、高い信号レベルからヒステリシスの範囲内に収まる波形となるからである。

【0019】本実施例では、信号レベルがヒステリシス領域にあるビデオ信号 V は必ずデジタル値「1」に変換され、信号の変化方向に左右されることがないので、ビデオハードコピープリンタの場合、印字された文字の後先の色が微妙に異なってしまうという前記事態は確実に防止される。

【0020】なお、上記実施例では、ビデオ信号にノイズパルス V_{SN} を重畳しているが、コンパレート電圧 V_S にノイズパルス V_{SN} を重畳するようにしても、同様の効果を得ることができる。

【0021】また、上記は、ビデオハードコピープリン

4

タのビデオ信号の2値化回路について述べてが、本発明の2値化回路は、比較器のヒステリシス領域が問題となるアナログ信号の2値化に用いて、極めて好適である。

【0022】

【発明の効果】本発明は以上説明した通り、入力信号もしくは比較電圧に、ノイズを重畳して、入力信号レベルがヒステリシス領域に収まる場合にも、比較器入力の上記ノイズ重畳部分がヒステリシス領域からはみ出すようにしたので、比較器がヒステリシスを有していても、レベルが上記ヒステリシス領域内にある入力に対しては、該レベルへのレベル変化方向の如何にかかわらず、常に同じ2値出力を発生することができ、従来に比し、精度を向上することができる。

【図面の簡単な説明】

【図1】本発明の実施例を示す回路図である。

【図2】上記実施例の各部の波形図である。

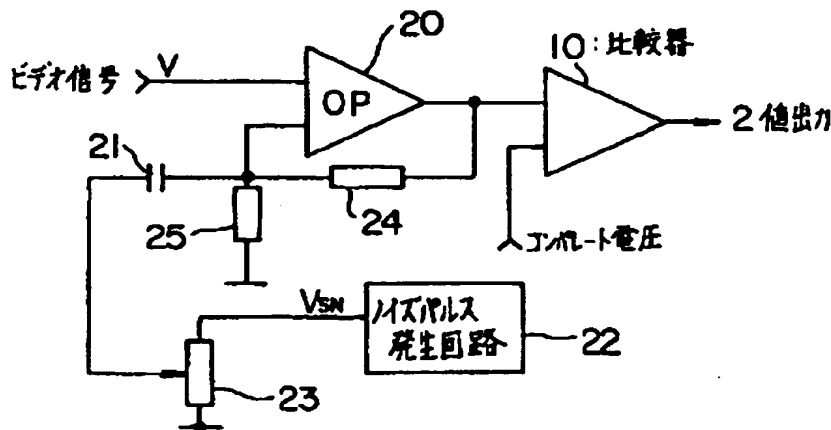
【図3】従来の2値化回路を示す図である。

【図4】従来例における各部の波形図である。

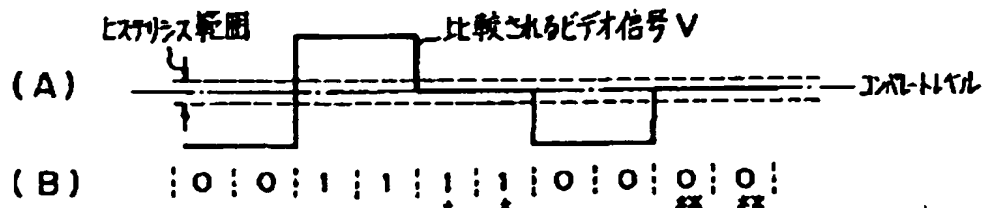
【符号の説明】

10	比較器
20	演算増幅器
21	コンデンサ
22	ノイズパルス発生回路
23	レベル調整器

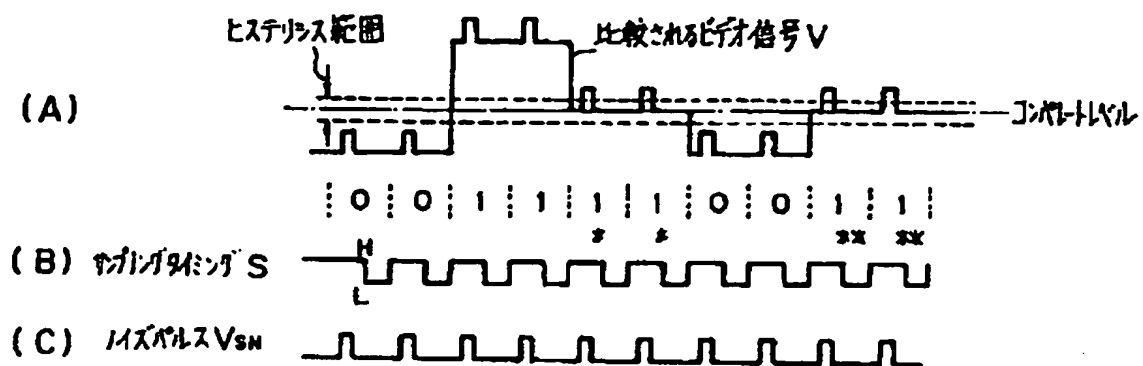
【図1】



【図4】



【図2】



【図3】

